



TECNICHE E STRUMENTI PER L'IMPLEMENTAZIONE HARDWARE A PARTIRE DA CODICE SOFTWARE DI ALTO LIVELLO

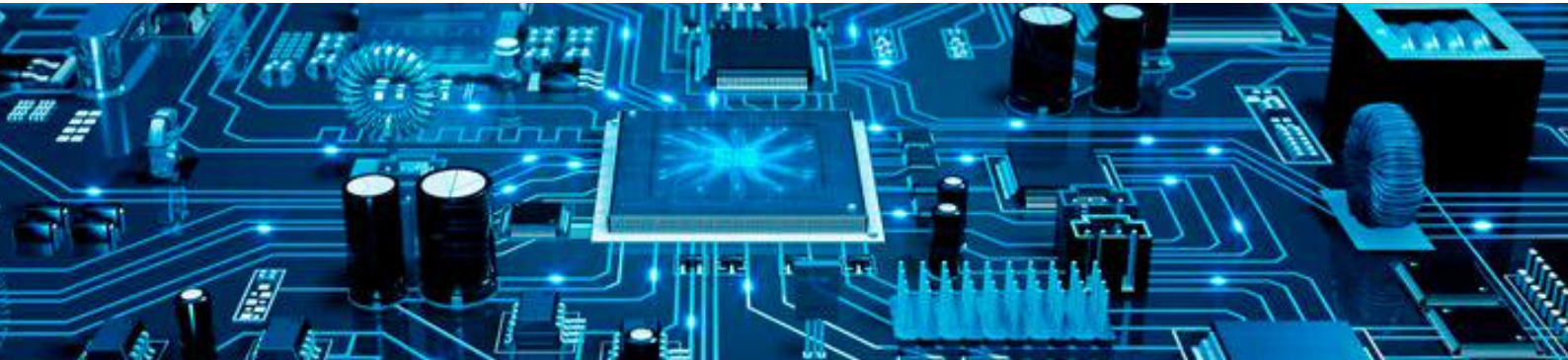


DOTT.SSA TIZIANA FANNI - Università degli Studi di Sassari
DOTT. CARLO SAU - Università degli Studi di Cagliari



14 NOVEMBRE 2019 | ORE 10:30

PRESSO LA SEDE DI PULA DI SARDEGNA RICERCHE, LOC. PIXINAMANNA (EDIFICIO 2)



Abstract

Oggigiorno il mercato elettronico è sempre più stimolato dalla richiesta di dispositivi portatili, capaci di supportare molteplici funzionalità, con alte prestazioni e con una lunga durata delle batterie. I sistemi di computazione classici sono quelli cosiddetti "general purpose". Questi sistemi, tra cui rientrano i processori che sono comunemente presenti nei nostri computer, presentano un'altissima flessibilità, essendo capaci di eseguire qualsiasi computazione. Tuttavia, proprio per questo tali sistemi non possono essere specializzati in problemi di computazione specifici e quindi non possono sempre avere le prestazioni migliori.

Per ovviare a questo problema, si può associare al processore un dispositivo dedicato capace di eseguire solo le funzionalità computazionalmente più onerose, ma con le migliori prestazioni. In questi casi si parla di accelerazione hardware e per metterla in pratica esistono molteplici tecniche. Una delle più comuni al giorno d'oggi è quella di adottare dei dispositivi con un circuito integrato le cui funzionalità sono programmabili tramite un linguaggio di descrizione hardware (HDL): le Field Programmable Gate Array, meglio note come FPGA. Per un progettista hardware digitale, descrivere un sistema in termini di HDL è pane quotidiano, tuttavia capita sempre più spesso che gli sviluppatori software abbiano la necessità di accelerare in hardware una parte del loro codice. Padroneggiare un HDL non è semplice e richiede tipicamente anni di formazione e di pratica. Questo ha aperto le porte allo studio di metodi che permettano di generare HDL partendo da linguaggi di alto livello, più vicini agli sviluppatori software, come per esempio il linguaggio C. L'High Level Synthesis (HLS) è come in termini tecnici viene chiamata la generazione automatica (o semi-automatica) di HDL a partire da linguaggi di alto livello come il C.

In questo corso dopo un'introduzione dei concetti base dell'elettronica e della progettazione digitale, verrà mostrato, tramite una serie di esercizi pratici, come è possibile utilizzare degli strumenti di HLS allo stato dell'arte per realizzare sistemi che possano trarre vantaggio dall'accelerazione hardware di tutto o una parte del codice software.



Unione Europea
 Fondo Europeo di Sviluppo Regionale



REGIONE AUTONOMA
 DELLA SARDEGNA



SARDEGNA
 RICERCHE

